

PAT-NO: JP409266297A

DOCUMENT-IDENTIFIER: JP 09266297 A

TITLE: SOLID-STATE IMAGE SENSING ELEMENT

PUBN-DATE: October 7, 1997

INVENTOR-INFORMATION:

NAME

OKI, HIROAKI

ASSIGNEE-INFORMATION:

NAME

SONY CORP

COUNTRY

N/A

APPL-NO: JP08097719

APPL-DATE: March 27, 1996

INT-CL (IPC): H01L027/148, H04N005/335

ABSTRACT:

PROBLEM TO BE SOLVED: To avoid mixing stored charges between vertically adjacent pixels to improve the sensitivity by implanting a p-type impurity between photoelectric converters successive in vertical direction to form vertical pixel isolated regions.

SOLUTION: A CCD solid-state image sensing element 20 has p-type **regions 21 to form a barrier of stored charges in lower parts of vertical pixel isolated** regions AV by implanting ions of a p-type impurity at a higher energy. The p-type regions 21 are formed by patterning within a range narrow enough to avoid extending to charge stored regions 22 of **photo sensors 2** in vertical direction and avoid extending to adjacent transfer registers 3 in horizontal direction. In the depth direction, according to the depth of the overflow

barrier 11, the forming position is selected so as to avoid locally depleting the regions AV. Thus, the mixing of stored charges between adjacent pixels can be avoided to improve the sensitivity.

COPYRIGHT: (C)1997,JPO

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-266297

(43)公開日 平成9年(1997)10月7日

(51)IntCl ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 27/148			H 0 1 L 27/14	B
H 0 4 N 5/335			H 0 4 N 5/335	F

審査請求 未請求 請求項の数1 F D (全 5 頁)

(21)出願番号 特願平8-97719

(22)出願日 平成8年(1996)3月27日

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 大木 洋昭

東京都品川区北品川6丁目7番35号 ソニー株式会社内

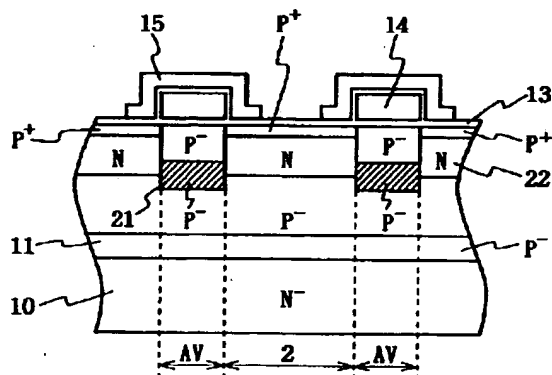
(54)【発明の名称】 固体撮像素子

(57)【要約】

【課題】例えばCCD固体撮像素子に適用して、隣接する画素間における蓄積電荷の混入を有効に回避して、感度を向上する。

【解決手段】フォトセンサ部2間の垂直画素分離領域A VにP型不純物を注入してバリア21を形成する。

20:CCD固体撮像素子



【特許請求の範囲】

【請求項1】 垂直及び水平方向に、マトリックス状に配置されて、入射光を光電変換して蓄積電荷を生成する光電変換部と、

水平方向に連続する前記光電変換部の間に配置されて、隣接する光電変換部より前記蓄積電荷を受け、前記蓄積電荷を垂直方向に順次転送する垂直転送レジスタ部と前記光電変換部及び垂直転送レジスタ部の下部に配置されたオーバーフローバリアーとを有する固体撮像素子において、

垂直方向に連続する前記光電変換部間に、P型不純物を注入して垂直画素分離領域を形成したことを特徴とする固体撮像素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、固体撮像素子に関し、例えばCCD固体撮像素子に適用して、フォトセンサ部間の垂直画素分離領域にP型不純物を注入してバリアーを形成することにより、隣接する画素間における蓄積電荷の混入を有効に回避して、感度を向上する。

【0002】

【従来の技術】従来、CCD固体撮像素子においては、フォトセンサ部間に形成した画素分離領域により、またフォトセンサ部及び画素分離領域の下部に形成したオーバーフローバリアー（OFB：OverFlow-Barrier）により、隣接する画素間における蓄積電荷の混入を有効に回避するようになされている。

【0003】すなわち図6は、この種のCCD固体撮像素子を示す平面図である。CCD固体撮像素子1は、光電変換部でなるフォトセンサ部2がマトリックス状に配置されると共に、水平方向に連続するこれらフォトセンサ部2間に垂直転送レジスタ3が配置され、この垂直転送レジスタ3の下端に、水平転送レジスタが配置される。ここでフォトセンサ部2は、入射光を光電変換して蓄積電荷を生成し、各垂直転送レジスタ3は、所定の駆動パルスにより、各フォトセンサ部2の蓄積電荷を例えば1フィールド周期で読み出し、読み出した蓄積電荷を水平転送レジスタに順次転送する。水平転送レジスタは、垂直転送レジスタ3より転送される蓄積電荷を出力部に向かって順次転送し、蓄積電荷を1ライン分転送すると、垂直転送レジスタ3より続く1ラインの蓄積電荷を入力する。出力部は、このように順次転送される蓄積電荷を外部の信号処理回路に出力し、これによりCCD固体撮像素子1は、ラスタスキャンの順序で順次蓄積電荷を出力する。

【0004】このように構成されるCCD固体撮像素子1は、図7においてフォトセンサ部2及び垂直転送レジスタ3をA-A線により水平方向に断面を取って示すように、N型半導体基板（N⁻）10にP⁻型の領域が形成され、これにより予めオーバーフローバリアー11が

N型半導体基板10の全体に形成される。さらにCCD固体撮像素子1は、順次P⁻型の領域、N型の領域、P⁺型の領域が形成される。このとき垂直転送レジスタ3の形成領域は、順次P型の領域及びN型の領域が形成され、これにより垂直転送レジスタ3において蓄積電荷の転送に供するチャンネルが形成される。

【0005】このチャンネルと各チャンネルに電荷を送出するフォトセンサ部2との間は、幅の狭いP⁻型の領域に保持され、これによりこのフォトセンサ部2の蓄積電荷を垂直転送レジスタ3に送出する読み出しゲート12が形成される。また読み出しゲート12と逆側の、チャンネル及びフォトセンサ部2の間は、P⁺型の領域が形成され、これによりこのP⁺型の領域が水平画素分離領域AHに割り当てられて、この水平画素分離領域AHにより水平画素分離領域AHを間に挟んだチャンネル及びフォトセンサ部2間における蓄積電荷の移動が防止される。

【0006】続いてCCD固体撮像素子1は、表面に、酸化シリコンによる絶縁膜13が形成された後、順次絶縁層を間に挟んで垂直転送レジスタ3を形成する転送電極14がポリシリコンにより形成され、これにより垂直転送レジスタ3等が形成される。続いてこのCCD固体撮像素子1は、イオン注入により、フォトセンサ部2が形成された後、遮光金属膜15等が形成される。

【0007】このような水平方向の構造に対して、図8においてフォトセンサ部2をB-B線により垂直方向に断面を取って示すように、CCD固体撮像素子1において、垂直方向に連続するフォトセンサ部2間には、P⁻型の領域に保持されて垂直画素分離領域AVが形成され、これにより垂直方向に隣接するフォトセンサ部2間において、蓄積電荷の混入が防止される。これに対してオーバーフローバリアー11は、この垂直画素分離領域AVの下部においては、垂直方向に隣接するフォトセンサ部2間における蓄積電荷の混入を防止するのに対し、フォトセンサ部2の下部においては、余剰の蓄積電荷を放電するようになされている。

【0008】

【発明が解決しようとする課題】ところでこの種のCCD固体撮像素子1においては、高感度のものが求められる場合があり、この感度を向上する1つの方法として、半導体基板の深さ方向に、フォトセンサ部2の領域を拡大する方法が考えられる。すなわちこのようにフォトセンサ部2の領域を拡大すれば、その分入射光の長波長側において、フォトセンサ部2の感度を増大することができ、全体として感度を増大することができる。

【0009】この場合、オーバーフローバリアー11を半導体表面より深い位置に形成すれば、半導体基板の深さ方向に、フォトセンサ部2の領域を拡大することができる。ところが単にオーバーフローバリアー11を半導体表面より深い位置に形成すると、図7に示すように、

垂直画素分離領域AVにおいて、その分基板表面からオーバーフローバリアー11までの距離が増大することにより、P⁻型の領域で部分的に不純物濃度が低下し、このP⁻型の領域にN型の領域17が形成されるようになる。これにより垂直画素分離領域AVが一部空乏化し、垂直方向に連続するフォトセンサ部2間で蓄積電荷の混入を完全に防止できなくなる問題がある。

【0010】このようにフォトセンサ部2間で蓄積電荷の混入を防止できなくなると、例えばこのCCD固体撮像素子1に補色系のカラーフィルタを付着して単板方式の撮像装置に適用する場合、撮像結果でなる色信号の色純度が低下し、その分撮像結果の色再現性が劣化する。

【0011】本発明は以上の点を考慮してなされたもので、垂直方向に隣接する画素間における蓄積電荷の混入を有効に回避して、感度を向上することができる固体撮像素子を提案しようとするものである。

【0012】

【課題を解決するための手段】かかる課題を解決するため本発明においては、垂直方向に連続する光電変換部間に、P型不純物を注入して垂直画素分離領域を形成する。

【0013】これらの手段により、P型不純物を注入して形成された垂直画素分離領域においては、オーバーフローバリアーを深い位置に形成しても、部分的な空乏化を防止することができる。これにより隣接する画素間における蓄積電荷の混入を有効に回避することができ、またオーバーフローバリアーを深い位置に形成して感度を向上することができる。

【0014】

【発明の実施の形態】以下、適宜図面を参照しながら本発明の実施の形態を詳述する。

【0015】図2は、本発明の実施の形態に係るCCD固体撮像素子を、図6との対比により示す平面図である。ここでフォトセンサ部2及び垂直画素分離領域AVをC-C線により垂直方向に断面を取って図1に示すように、CCD固体撮像素子20は、N型半導体基板10に予めオーバーフローバリアー11が形成された後、順次P⁻型の領域、N型の領域、P⁺型の領域が形成されて、垂直転送レジスタ3のチャンネル等が形成される。

【0016】この形成過程において、CCD固体撮像素子20は、オーバーフローバリアー11が従来に比して基板表面により深い部分に形成され、これによりフォトセンサ部2の深さを増大して、その分感度を向上するようになされている。

【0017】またCCD固体撮像素子20は、比較的エネルギーの高いイオン注入によりP型不純物を注入して、垂直画素分離領域AVの下部に、蓄積電荷のバリアを形成するP型の領域21が形成される。このP型の領域21は、垂直方向については、フォトセンサ部2の電荷蓄積領域22に飛び出さないように、水平方向につ

ては、隣接する垂直転送レジスタ3に飛び出さない範囲で（図2）、パターンニングされて形成される。また深さ方向については、オーバーフローバリアー11の深さ方向の形成位置に対応して、垂直画素分離領域AVが局部的に空乏化しないように、形成位置が選定されるようになされている。

【0018】以上の構成において、各フォトセンサ部2に入射した入射光は、光電変換により蓄積電荷に変換され、フォトセンサ部2の電荷蓄積領域22に蓄積され、さらに余剰な蓄積電荷が下部のオーバーフローバリアー11を介して放電される。CCD固体撮像素子20においては、従来に比してオーバーフローバリアー11が基板表面より深い位置に形成されていることにより、各フォトセンサ部2における光電変換効率が長波長側で増大し、その分従来に比して効率良く入射光を光電変換することができ、感度が増大される。

【0019】このとき各フォトセンサ部2においては、垂直画素分離領域AVにP型の領域21が形成されたことにより、その分静電容量が増大し、蓄積電荷量に対するポテンシャルの変化が低減される。これによりCCD固体撮像素子20では、蓄積電荷量が増大した際の、電荷蓄積領域22に蓄積される蓄積電荷量の入射光量に対する依存性が低減される。またその分、光電変換可能な入射光量が増大することになり、その分ダイナミックレンジを拡大し、またはユーザーに保証するこの種の最大入射光量を増大することができる。

【0020】また垂直画素分離領域AVにおいては、従来に比して高濃度のP型領域21が形成されたことにより、オーバーフローバリアー11を深い位置に形成しても、空乏化が有効に回避され、これにより垂直方向に隣接するフォトセンサ部2間における蓄積電荷の混入が有効に回避される。またオーバーフローバリアー11の形成位置を必要に応じて自由に選定することが可能となる。

【0021】以上の構成によれば、オーバーフローバリアー11を深い位置に形成すると共に、その分垂直画素分離領域AVにP型不純物を注入してバリアを形成することにより、垂直方向に隣接する画素間における蓄積電荷の混入を有効に回避して、感度を向上することができる。

【0022】なお上述の実施の形態においては、水平方向については、隣接する垂直転送レジスタ3と接触しない程度に、P型の領域21を形成する場合について述べたが、本発明はこれに限らず、水平方向については、図3～図5に示すように、隣接する垂直転送レジスタ3に飛び出さない範囲で種々の大きさでP型の領域を形成して上述の実施の形態と同様の効果を得ることができる。

【0023】

【発明の効果】上述のように本発明によれば、垂直画素分離領域にP型不純物を注入してバリアを形成すること

5

により、垂直方向に隣接する画素間における蓄積電荷の混入を有効に回避して、感度を向上することができる。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態に係るCCD固体撮像素子を示す正面図である。

【図2】図1のCCD固体撮像素子の断面図である。

【図3】P型領域を垂直転送レジスタ側に形成したCCD固体撮像素子を示す正面図である。

【図4】P型領域をフォトセンサ部2のほぼ中央付近に形成したCCD固体撮像素子を示す正面図である。

【図5】P型領域を隣接する垂直転送レジスタ側に形成したCCD固体撮像素子を示す正面図である。

6

【図6】従来のCCD固体撮像素子を示す平面図である。

【図7】図6のCCD固体撮像素子をA-A断面により示す断面図である。

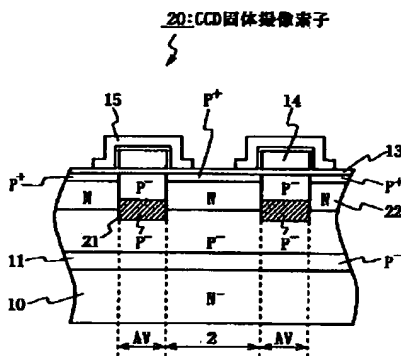
【図8】図6のCCD固体撮像素子をB-B断面により示す断面図である。

【図9】オーバーフローバリアーを深く形成した場合の説明に供する断面図である。

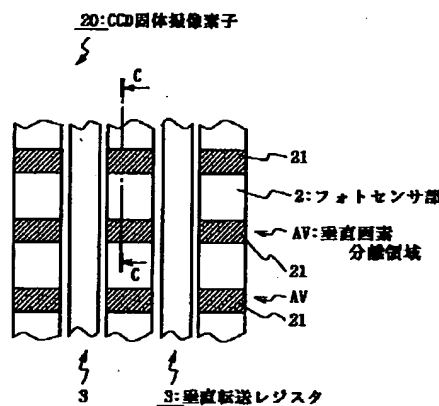
【符号の説明】

10 1、20：CCD固体撮像素子、2：フォトセンサ部、3：垂直転送レジスタ、21：P型領域、AV：垂直画素分離領域

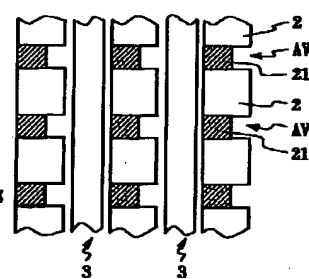
【図1】



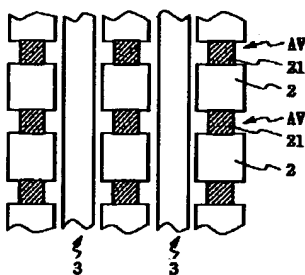
【図2】



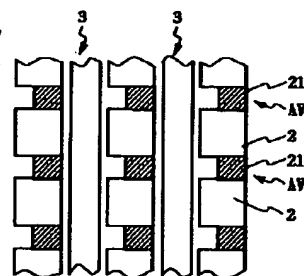
【図3】



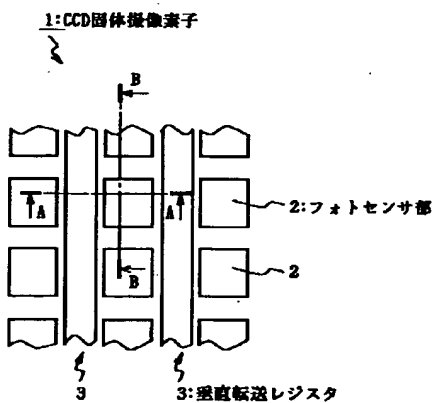
【図4】



【図5】



【図6】



【图9】

